

1. Trajanje kolokvijuma 120 minuta.
2. Zadaci 1. i 2. se rešavaju **isključivo** u vežbanci dok se 3. zadatak rešava na formularu.
3. Na naslovnoj strani vežbanke **obavezno** zaokružiti redne brojeve zadataka koji su rađeni.

1. [10] Deo koda napisan u višem programskom jeziku napisati u assembleru RISC V. Podrazumevati da su označeni brojevi button i amt u registrima s0 i s1. Jasno komentarisati kod.

```
switch (button) {
    case 1: amt = 0x 0000 0020; break;
    case 2: amt = 0x FFFF FFF0; break;
    case 3: amt = 0x FEED A987; break;
    default: amt = 0;
```

2. [20] Nacrtati realizaciju dela višeciklusnog RISC V procesora koji izvodi sledeću instrukciju.

Address	Instruction	Type	Fields							Machine Language
			imm <sub>11,5</sub>	rs2	rs1	fb	imm <sub>4,0</sub>	op		
0x1004	sw x6, 8(x9)	S	0000000	00110	01001	010	01000	0100011	0064A423	

[x9] = 0x 0000 2004

[x6] = 0x 0000 000A

Definisati potrebne signale koje treba da generiše kontrolna jedinica kao i njihov vremenski redosled i razmak.

3. [20] Namenski sistem koristi procesor baziran na 32bitnoj RISC-V arhitekturi instrukcijskog seta. Poznato je da je memorija povezana sa procesorom preko 32bitne magistrale koja ima odvojene putanje za podatke i za adrese. Inicijalni sadržaj dela memorije namenske platforme dat je u tabeli 3.1. Nakon dekodovanja sadržaja dela memorije uspešno su dekodovane neke assembly instrukcije predstavljene u okviru *Dissassembly* 3.1.

**Dissassembly 3.1**

```
0x00: addi x1, x0, 0
0x04: addi x2, x0, 3
0x08: -----
0x0C: -----
0x10: slli x5, x5, 2
0x14: xori x5, x5, 0xff
0x18: sb x5, 0(x4)
0x1C: -----
0x20: addi x4, x4, 1
0x24: -----
0x28: jal x0, 0
```

**Tabela 3.1**

Adresa	Sadržaj(hex)				Adresa	Sadržaj(hex)			
<b>0x00</b>	93	00	00	00	<b>0x24</b>	e3	16	01	fe
<b>0x04</b>	13	01	30	00	<b>0x28</b>	6f	00	00	00
<b>0x08</b>	13	02	00	03	<b>0x2C</b>	00	00	00	00
<b>0x0C</b>	83	02	12	00	<b>0x30</b>	ab	cd	ef	12
<b>0x10</b>	93	92	22	00	<b>0x34</b>	00	00	00	00
<b>0x14</b>	93	c2	f2	0f	<b>0x38</b>	00	00	00	00
<b>0x18</b>	23	00	52	00	<b>0x3C</b>	...			
<b>0x1C</b>	13	01	f1	ff					
<b>0x20</b>	13	02	12	00					

Ako su nakon sistemskog reseta svi registri procesora inicijalizovani na vrednost 0, popuniti tabele 3.2, 3.3 i 3.4 (pogledati formular za odgovore) tako da predstavljaju sadržaje registara i memorijskih lokacija nakon izvršenja odgovarajuće instrukcije.

**Napomena:** Ukoliko ispred brojnih vrednosti stoji prefiks 0x smatrati da su te brojne vrednosti date u heksadecimalnom brojnem sistemu dok se u suprotnom može smatrati da su vrednosti date u decimalnom brojnem sistemu. Izvršavanje programa se analizira dok se instrukcija sa iste memorijske lokacije **ne izvrši uzastopno više od 2 puta**. Broj redova u tabelama 3.2 i 3.3 je proizvoljan i **ne mora odgovarati broju iteracija potrebnih za izvršavanje programa**. U okviru jedne iteracije (I) u tabeli 3.2 **dovoljno** je predstaviti sadržaje onih registara i memorijskih lokacija koji se menjaju kao posledica izvršavanja te instrukcije.